

低EMI DC/DC模块解决方案有助于降低5G基站的复杂性

DAVE BAKER

MPS 公司

5G 电信标准旨在满足家庭和工业自动化、自动驾驶汽车、医疗保健和智能可穿戴设备等市场中，智能手机和智能连接设备不断增长的数据量要求。5G 通过使用所谓的“大规模多输入多输出 (massing-MIMO)” 天线阵列，使每个基站能够进行更多的数据连接。

现有的 4G 基站每个阵列最多可以使用四个发射器和四个接收器元素 (4x4 MIMO)。相比之下，预计 5G 将使用多达 64 个发送器和 64 个接收器大规模 MIMO 阵列。除了每个基站节点具有更多信道外，5G 还将以约 1ms 的极低延迟支持比 4G 网络高 100 倍的数据速率。

所有这些意味着每个基站将需要更多的调制解调器、数据转换器和高速基带数字处理，这不可避免地意味着将消耗更多的功率。据估计，5G 基站可能需要比现有 4G 设计多三倍的功率。硬件设计人员面临着寻找电源解决方案的挑战，这些解决方案可将所有这些额外的处理和电子设备压缩到类似于现有 4G 基站机壳的外形尺寸中。与传统的离散 DC/DC IC 和基于外部电感器的解决方案相比，这种增加的电路板组件密度要求匹配节省空间的解决方案，以实现更高的效率和更低的 EMI。

基站通常使用 48V 输入电源，DC/DC 转换器将其降压至 24V 或 12V，然后进一步降压至 3.3V 至 1V 以下的许多电源轨，以在基带处理阶段为 ASIC 供电。由于要产生如此多的电源轨，那么使用具有控制 IC 和内部或外部功率 MOSFET 以及使用外部电感器和电容器的传统分立降压 DC/DC 转换器，将是一项复杂而耗时的任务。对于每个转换器，必须考虑正确的电感尺寸和结构，输入电容量，输入滤波和输出电容。还必须考虑其他因素，例如操作频率和排序能力。

必须仔细布置和布置滤波器组件，以最大程度地减少由转换器和电感器电路中的开关电流引起的传导和辐射 EMI。DC/DC 转换器通常通过电流回路中的磁场产生传导 EMI，而在输出功率 MOSFET 开关节点与地之间以及输入电容器与地之间，会产生电流回路。它们还

会从 MOSFET 开关节点到电感器连接之间产生辐射电场 EMI，该辐射电场 dV/dt 高，因为它不断从高输入电压电平切换到地，并且还产生于电感器本身产生的电磁场 (请参见图 1)。

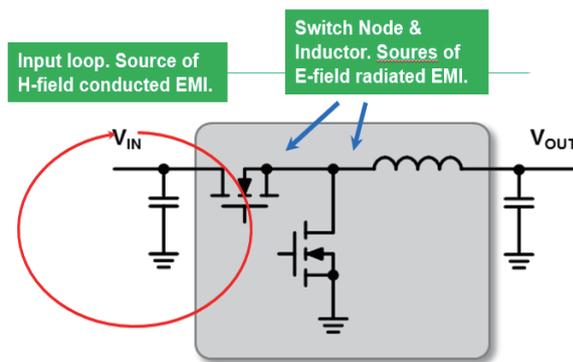


图 1 DC/DC 降压转换器的典型 EMI 源。

如果设计不正确，可能就需要重复昂贵的设计和 EMI 实验室重新测试。

简化设计并加快产品上市速度的另一种方法是为每个电源轨使用独立的 DC/DC 转换器模块。半导体工艺技术和封装结构的进步意味着最新一代的 DC/DC 模块，能以小尺寸实现了非常高的功率密度、高效率和良好的 EMI 性能。新的构造技术，例如封装内倒装芯片和“网格连接”引线框架技术，意味着可以将 IC、电感器和无源器件直接安装到引线框架上，而无需引线键合或额外的内部 PCB (见图 2)。

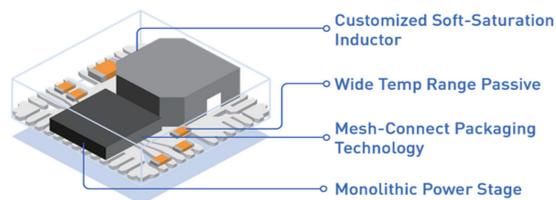


图 2 集成模块 DC/DC 降压转换器的结构

这种利用引线框架进行互连的新型结构具有许多优点：可以更好地控制 EMI，改善散热，并减小占位面积。

与使用内部 PCB 基板或引线键合的较旧结构样式相比，它可将连接走线的长度减至最少，并且直接连接至无源元件的方式可保持较低电感，从而将 EMI 降至最低。直接将表面安装在目标 PCB 上的焊盘栅格阵列 (LGA) 封装格式，比带有可辐射 EMI 的引线的替代 SIP/SIL 的转换器具有更低的 EMI 分布。LGA 封装可以将坚固的接地层覆盖模块下方的大部分区域，这有助于闭合涡流环路并进一步降低 EMI (见图 3)。对于某些模块类型，金属外壳可以增加辐射 EMI 的额外衰减。

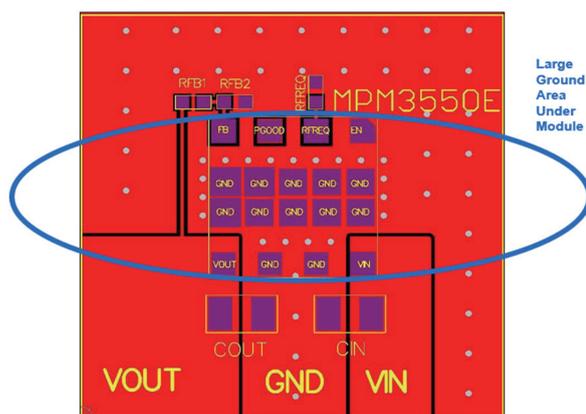


图 3 模块的较大接地层面积有助于降低 EMI

通过从 MOSFET 管芯的源极和漏极到模块的引线框架，以及与下面的目标 PCB 铜的直接铜柱连接，可以改善 MOSFET 功率级的热传导。在旧结构中，键合线或内部电路板具有散热的隔热屏障，因此与旧结构相比，这种模块的尺寸更小。Monolithic Power Systems (MPS) 的 MPM5550E 采取了通过集成模块方法来节省空间。该模块可在 12V 至 1V 的可调范围内接受高达 5V 额定输出电流的 36V 输入。LGA 封装尺寸为 12mm×12mm×4.2mm。与具有外部电感器

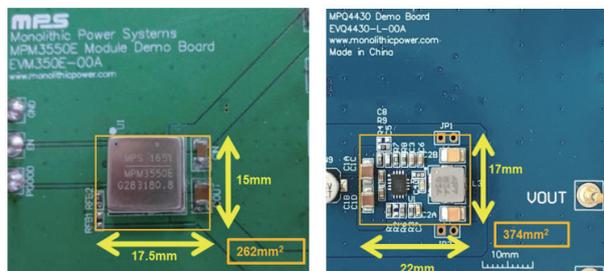


图 4 集成模块 DC/DC 降压转换器板面积与传统离散 DC/DC 的关系。

和无源元件的传统 36V、3.5A 离散 DC/DC 布局相比，MPM5550E 的占板面积可节省约 30% 的空间 (见图 4)。

除了节省空间外，设计人员不再需要选择单个组件或转换器布局。制造商已经在模块的内部构造中考虑了这些问题。带有软饱和磁芯的封闭式磁路电感器，优化的电流环路路径和集成的输入滤波功能简化了确保最终设计满足辐射和传导 EMI 法规的任务。一个简单的 LC 低通滤波器由两个 10μF 电容器和一个 3.3μH 电感组成，足以满足传导发射规范，包括 CISPR22 B 类和 CISPR25 5 类 (见图 5)。

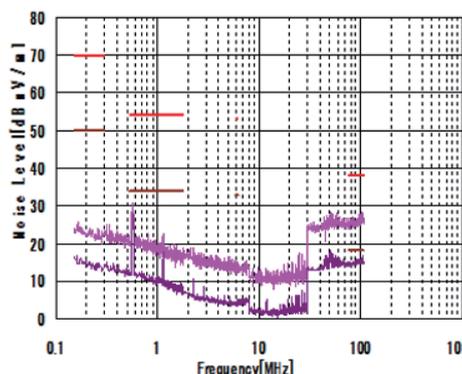
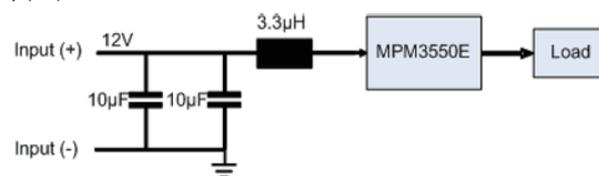


图 5 带有外部 EMI 滤波器的模块性能及其产生的 EMI 分布。

为了进一步节省电路板空间，可以通过将多个 DC/DC 转换器组合到一个模块中来扩展方法。这特别适合于低压电路，例如 ASIC。较低的总功率水平可以将多个转换器集成到一个模块中，同时仍可实现可管理的功率密度和功耗水平 (见图 6 和图 7)。

与使用带有外部电感器和无源元件的单个 DC/DC 转换器相比，通过多轨模块方法的电路板空间节省可高达 90%。图 8 显示了 MPS 的 MPM54304 模块，与四个分立的降压转换器占用的面积相比，该模块在一个 7mm×7mm×2mm 的模块中集成了四个降压转换器，包括电感器和无源元件。

可以肯定的是，在基带和无线电路板设计中，5G 将要求更高的电子集成度和功率密度，同时还受到安装机柜尺寸和无线电天线杆负载能力的限制。而集成 DC/DC 模块

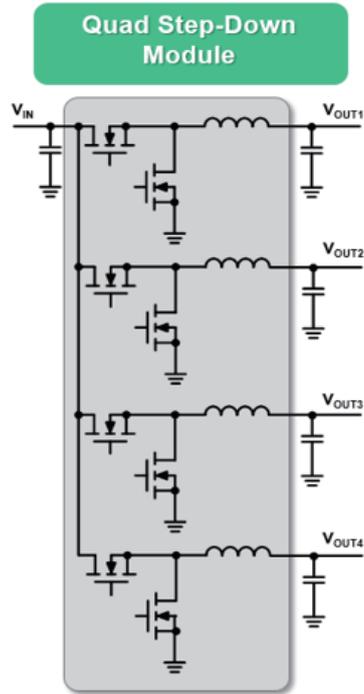


图 6 集成四个 DC/DC 转换器的模块示例

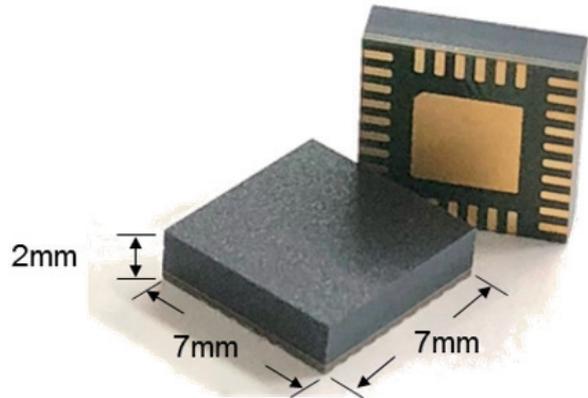
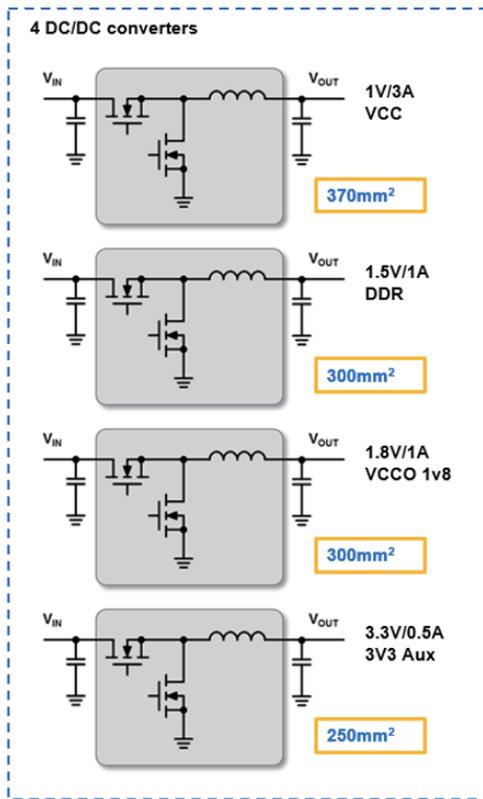


图 7 紧凑的四个 DC/DC 模块套件

的使用可以帮助节省电路板空间，并提供包括简化布局和降低 EMI 的优势。这些因素加在一起，可以降低风险并缩短产品上市时间。



Separate DC/DC Converters = 1220mm²
 Multi-Output Module = 121mm²
 Board Space Savings = ~90%

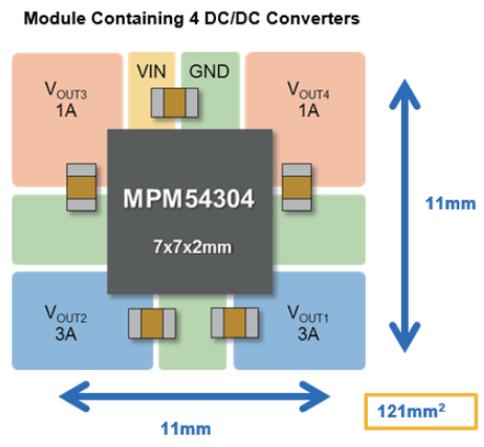


图 8 四个离散 DC/DC 转换器与模块方法的总板空间比较