

适用于5G模拟前端的超高速数据转换器

Manuel Mota

Synopsys

第五代蜂窝移动通信（5G）已经面世，它可实现几乎无限的数据吞吐量，以及改变游戏规则的新应用和案例（图 1）。5G 愿景被证明是半导体行业持续技术创新的强大动力，同时也开始出现导致全面部署和采用 5G 的复杂难题的。模拟前端（AFE）和 RF 架构只是为实现 5G 而必须进行重大改进的部分内容。本文将讨论由第三代合作伙伴计划（3GPP）确定的 5G 的主要技术要求，以及 AFE 如何发展以满足这些要求。

5G 与上一代产品有何不同

5G 代表了与现有蜂窝通信协议的重大差别。只有以更有效的方式利用大量的 RF 频谱，才能实现每秒数十吉比特的吞吐量。

3GPP 采用了几种策略来实现 5G 所需的带宽量：

- 将 LTE 频段重新分配用于 5G，并在可能的情况下扩展这些频段
- 在毫米波（mmWave）频段中使用以前未充分利用的频谱
- 共享使用非授权频段
- 载波聚合
- 空间分集（多输入多输出（MIMO））
- 波束形成和大规模 MIMO
- 更高的调制系数

5G 频谱分配

众所周知，与较高的频率相比，较低的频率在空气中的衰减较小，并且具有更好的穿透障碍物（如墙壁）的能力。对于前几代蜂窝协议来说，LTE 频率范围（从 600 MHz

Usage scenarios of IMT for 2020 and beyond

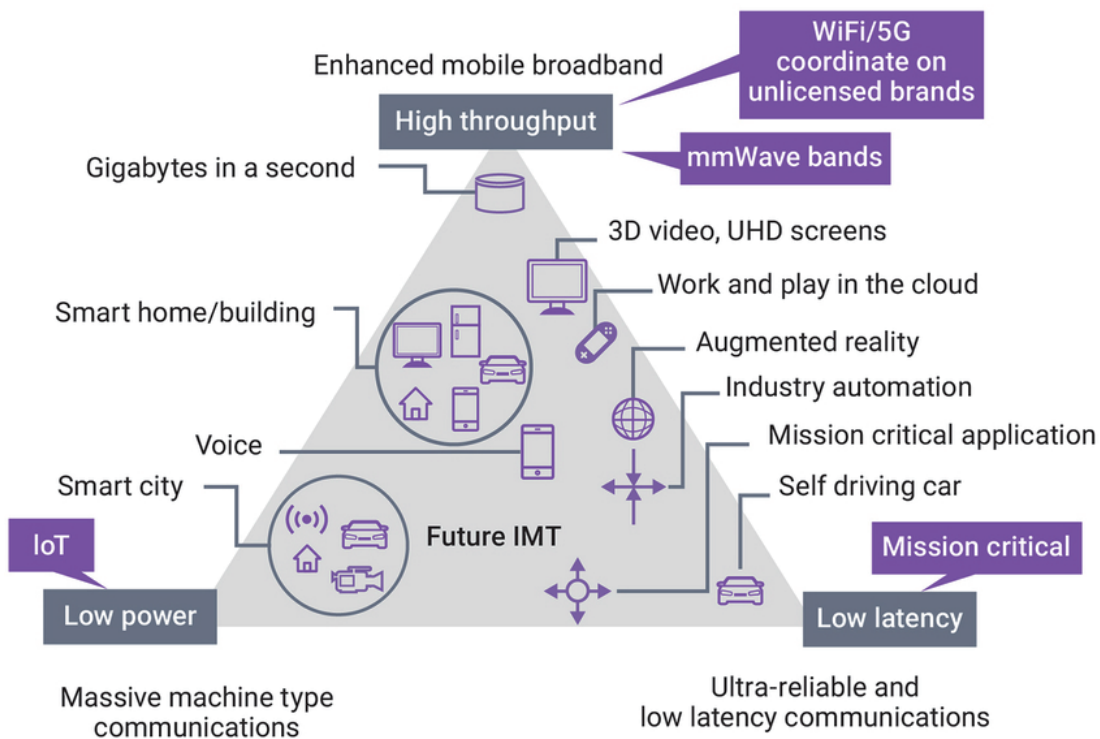


图 1 5G 如何满足各种使用场景的要求

到最高约 6 GHz) 仍然是一个不错的折衷方案, 因为它使建筑物内的蜂窝具有合理的覆盖范围。但是, 该频谱非常拥挤且非常分散: LTE 频段很少包含超过几十 MHz 的连续频谱, 这给释放 5G 所需的高带宽信道带来了挑战。

对于这些频带 (也称为 FR1), 3GPP 已定义 100 MHz 的最大信道带宽, 并实现了频带内和频带间载波聚合, 以将更宽的频谱分配给既定的连接。

此外, LTE 的更高版本已在全球范围内标准化使用了相对较宽且未经许可的频段 (工业、科学和医学或 ISM 无线电频段), 这是对 5G 的协调使用。预计 ~ 6 GHz 的其他频段还将分配给 5G。

但是, 带宽的增加只能通过利用较少拥挤的毫米波频率范围来实现。在 ~ 24 GHz 和 100 GHz 之间的频率上, 有一部分频谱 (最高达几 GHz 宽) 被认为可用于 5G (图 2)。

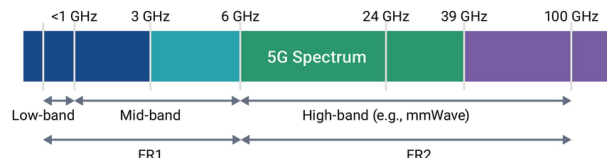


图 2 5G 频谱, 其中包括 FR1 和 FR2 频段。

对于 mmWave 频段 (也称为 FR2), 3GPP 已将最大信道带宽定义为 400 MHz, 并实现了载波聚合以进一步扩展分配给既定连接的频谱。

由于高衰减和无法穿越障碍物 (例如墙壁或人), 毫米波传播具有挑战性。这导致需要通过部署包括多个小型、微微蜂窝和毫微微蜂窝的异构网络基础结构来密集化网络, 以补充室外和室内的短距离宏蜂窝。

此外, 波束成形 (具有大规模 MIMO 架构并依靠人工智能进行更好的控制) 被用于将波束能量聚焦在通往用户的最佳路径上, 避免障碍并扩大覆盖范围, 同时支持多个用户共享相同的频谱。

5G 通过支持 MIMO 天线阵列的空间分集和更高的调制指数 (版本 16 中的上行流和下行流均高达 256 个正交幅度调制 (QAM)) 来更有效地利用分配的 RF 频谱。

5G 独立和非独立模式

鉴于部署 5G 网络面临的挑战, 3GPP 定义了一种非独立 (NSA) 操作模式, 其中 5G 连接与 LTE 共存, 并依赖 LTE 基础架构作为控制路径。

在 NSA 模式下, LTE 基础架构为 5G 覆盖不足的区域连接提供了备用数据路径。这降低了初始部署的风险, 并避免了需要调试大量新蜂窝站点以实现合理的 5G 覆盖

的需求, 尤其是在 mmWave 频段。

收发器架构

预计大多数最初的 5G 部署将集中于 6 GHz 以下 (FR1) 频段, 并有望在不久后推出 mmWave FR2 频段。

5G FR1 频段大部分是重新设计的 LTE 频段。即使相对于 LTE, 信道带宽已显著增加, 它们也可以依靠相似的 AFE 特性来利用相似的 RF 调制 / 解调架构。

如今, 高分辨率、低功耗的超高速模数转换器 (ADC) 和数模转换器 (DAC) 可以用于 SoC 集成。这样的数据转换器支持毫米波频段中可用的信道带宽, 并为射频架构的通用化打开了大门, 该架构可能会通过将数字 / 模拟变频靠近天线来降低射频电路的复杂性。

射频调制 / 解调架构

传统的 RF 调制 / 解调架构基于两个概念: 外差 (或 IF) 转换和零 IF (或直接) 转换。这些概念通过增加 RF 电路的复杂性, 减轻了对 ADC 和 DAC 速度的要求。两者都依赖于滤波并将所选择的相对较窄的频带降低到适合由低速数据转换器处理的频率。

外差 / IF 转换架构

在外差 (或 IF) 转换架构中, 用陡峭的带通滤波器隔离所需频带, 然后向下混频至合适的低频, 接着就可以由 ADC 对其进行采样。最终复杂或真实的下变频和抽取可以在数字域中进行 (图 3)。

仔细的频率映射可确保非线性和混合伪像不在频带内, 并在 RF 体系结构的不同阶段有效滤除。不幸的是, 由于许多滤波器要求, 从复杂性和功率的角度来看, 这对于大多数应用来说是昂贵的。

为简单起见, 所示的所有示例均参考接收 / 下变频路径。但是, 尽管在对称方向上, 发送 / 上转换路径也依赖于相似的概念。

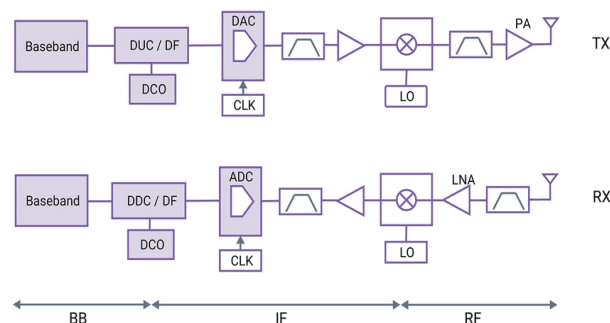


图 3 外差 (或 IF) 转换架构框图

零中频 / 直接转换架构

由于其效率和可靠性，新的零中频（或直接）转换架构已在大多数现代的 LTE、WiFi 等无线通信系统中使用。在这种情况下，经过适当滤波的目标频带会正交降频到 DC。两个匹配的 ADC 用于将复杂的 IQ 信号转换为数字域（图 4）。这种架构可放宽 ADC 输入端的低通滤波器特性，但由于 IQ 路径不平衡和本地振荡器（LO）频率注入以及带内杂散的存在，可能会限制图像抑制，从而带来一些复杂性。

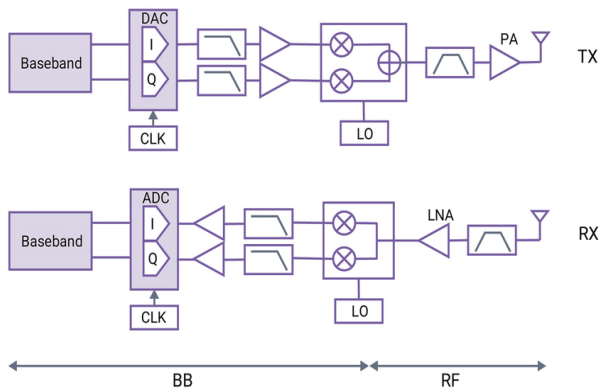


图 4 零中频（或直接）转换架构框图

直接射频采样架构

数据转换器技术的最新发展为直接 RF 采样架构铺平了道路，该架构可以通过 ADC 直接将大范围的 RF 频谱处理到数字域（图 5）。这样的架构避免了任何混合，因此消除了大多数频率映射问题。这些架构需要非常高速和宽带的 ADC，并且由于通道选择是在数字域上执行的，并且在模拟域中实现增益的能力受到限制，因此它们暴露了 ADC 噪声对系统的影响，从而带来了更严格的性能要求。

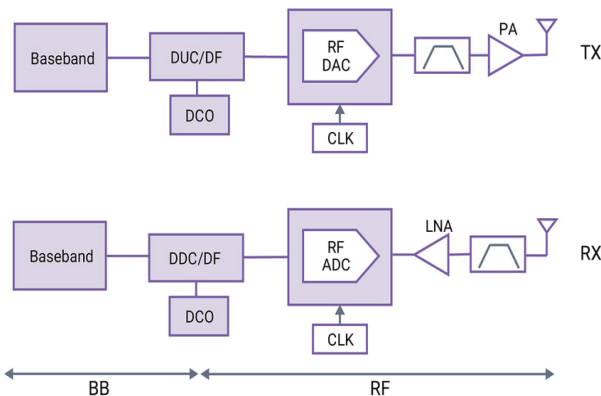


图 5 直接 RF 采样架构框图

通过简化 RF 电路并将大部分数据处理移至数字域，直接 RF 采样架构通过支持软件定义无线电（SDR）类型的实现，可以为通道选择过程提供了灵活性，并为系统提供了未来验证。

集成式低功耗数据转换器技术的进步使得直接 RF 采样架构对于宏蜂窝和用户设备上的省电经济的 5G 实施非常有前途。

为什么需要 GSPS 数据转换器？

采用超高速数据转换器进行 5G 通信的主要驱动力是需要支持高达 100 MHz 甚至 400 MHz 的 RF 信道带宽。此外，希望同时处理跨越数百个 MHz 或 GHz 的多个信道或完整的 5G 频段，以减少 TX/RX 链的数量，并可实现数字域中实现信道选择和载波聚合。

数据转换器采样率

采样理论要求将整个感兴趣的频带包含在跨越采样频率一半的同一奈奎斯特区域中，以避免混叠效应。实际上，必须考虑合理的抗混叠滤波实现的余量，从而进一步减小可用频带（通常可接受奈奎斯特区域的 75% 至 80%）。

因此，需要 1 到 3 GSPS 量级的数据转换器采样率。高的最大采样率为频率映射优化和更简单的抗混叠滤波器提供了更高的灵活性，而与所采用的 RF 调制 / 解调架构无关。

数据转换器性能

在 5G 应用中，数据转换器的性能要求取决于所选的 RF 调制 / 解调架构，以及所实现信号的 QAM 调制深度和峰均功率比（PAPR）。

外差和零中频架构假定通过一系列放大器和精确的带通或低通滤波器在 RF 和模拟基带域中执行通道选择。

该链的好处是简化了数据转换器的要求：

带外阻隔器可以通过滤波强烈衰减，从而减少所需的补偿以避免饱和。因此，可以将信号放大到更高的电平，从而不会浪费 ADC 动态范围。

ADC 输入对系统噪声系数（NF）的贡献，通过模拟处理链中的增益得以最小化。

ADC 对链的整体性能的结果相对影响应该很小。相反，对于相同的预期系统性能，ADC 性能可能较弱。

另一方面，直接 RF 采样架构可能对 ADC 性能有更高的要求。这些架构从模拟域中删除了通道选择过滤（仍

然实现了更简单的频带选择和抗混叠过滤)。结果, RF 频谱的较大部分出现在 ADC 的输入端, 因此需要更高的补偿以避免频谱中不需要部分中较高信号电平引起的饱和。为了将 ADC 对链的 NF 的贡献保持在可接受的水平, 前端宽带低噪声放大器 (LNA) 增益必须保持较高。

考虑到所有讨论的折衷因素, 即使对于最高的 QAM256 信号调制级别, 12 位分辨率转换器也足以满足上述任何架构的要求。

5G AFE 集成要求

考虑到需要支持的天线和频段的数量, 以及实现足够覆盖所需的大量设备, 5G 收发器必须充分利用集成优势以减少功耗和成本。

集成的 5G AFE 支持多条发送和接收路径, 甚至总 MIMO 配置。在混合数字波束形成装置中支持 8x8 MIMO 的典型配置包括 8 个发送 DAC 和 8 个接收 ADC。此外, 5G AFE 可能需要用于观察通道的其他 ADC。图 6 显示了一个 AFE 实现示例。

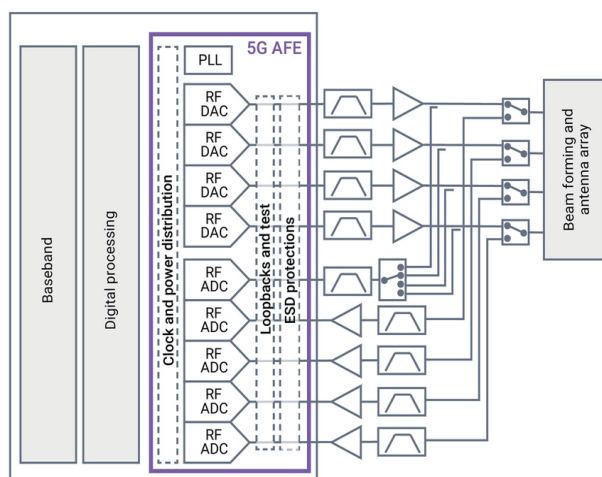


图 6 实现 4 条 TX 和 RX 路径以及观察通道的 5G 模拟前端示例。

鉴于 AFE 处理的是大宽带的信号, 所以必须将信号从封装到 ADC 和 DAC 的完整模拟路径集成到 AFE 设计中。而且必须格外小心, 以最小化封装、IO 焊盘和 ESD 保护级别的寄生效应, 从而限制对 AFE 绩效水平的影响。精心设计的 AFE IP 集成了完整的模拟信号路径和高达 IO 焊盘的 ESD 保护, 并适当端接以消除可能危害收发器操作的困难信号反射。

出于可测试性目的, AFE 应该包括对内部模块的扩

展控制和可见性通道, 包括模拟环回模式, 以促进生产测试的自动化。

总结

Synopsys 的数据转换器产品组合提供了集成的 AFE 解决方案, 其中包括:

- 高性能 ADC, 具有 12 位分辨率, 采样率高达 3 GSPS (IQ 模式) 或 6 GSPS (交错模式)
- 高性能 DAC, 具有 12 位分辨率和高达 4 GSPS 的采样率, 实现了不归零 (NRZ) 和混合操作模式, 可在第二奈奎斯特频带上有效地合成信号
- 低抖动亚皮秒采样时钟 PLL
- 高性能 ADC

Synopsys 的 ADC 是一种基于低功耗交错式逐次逼近寄存器 (SAR) 的架构, 集成了自己的基准电压源 (无需外部组件) 以及自己的高带宽, 高阻抗输入缓冲器, 端接电阻, ESD 保护结构, 以及用于倒装芯片封装实现的 IO 凸点。

ADC 完全包含在内, 并实现了自己的校准电路以校准由于交织引起的频谱伪影。这种先进的校准算法不会对正在处理的信号的频率内容施加任何限制。

ADC 部署有不同数量的交错通道, 以在要求较低最大采样率的应用中实现最佳区域利用率。

高性能 DAC

Synopsys DAC 是一种电流控制架构, 实现了经过校准的 NMOS 电流源矩阵, 该矩阵支持 NRZ 和混合工作模式, 以在第一和第二奈奎斯特频带中提供信号合成。它集成了自己的校准电路和可选的电阻负载, 以简化外部电路并减少 BOM。Synopsys DAC 包括用于倒装芯片实现的 ESD 保护结构和 IO 凸点。

封装和 PCB 设计

鉴于往返于 AFE 的信号具有非常宽的宽带特性, 必须格外注意以确保通过封装或 PCB 的耦合不会降低信号质量, 从而影响系统性能。封装基板和 PCB 设计应通过仿真验证。为此, Synopsys 在设计阶段提供了用于信号和电源完整性验证的特定视图和模型, 以确保正确设计整个系统并提供预期的性能。