

研究并优化等离子体刻蚀工艺去静电步骤对晶片残存电荷的影响

马宏潇, 厉渊, 徐旻

电信科学技术研究院, 北京 100191

中芯国际集成电路制造有限公司, 北京 100176

摘要: 本文研究并优化了等离子体刻蚀后、去静电过程中等离子体辅助晶片去静电的工艺步骤。通过数据模拟和实验设计, 研究了极板间距、反应室压力、射频电源功率和射频电源关闭方式对晶片残存电荷的影响。首先采用基于蒙特卡罗随机数方法的应用软件PEGASUS对去静电过程中反应室内的等离子体分布进行了模拟, 研究了等离子体能量分布图并分析了极板间距 (Gap) 与等离子体分布均匀性的关系, 得到了最佳极板间距范围。其次以反应室压力、射频电源功率与极板间距为实验变量, 通过实验设计得到残余电荷量最少的实验组。最后以该实验组为基础, 对射频电源的关闭方式进行了优化, 通过检测晶片脱离吸附装置时的电势差, 得到了最优射频电源关闭方式。本文研究结果可用于优化晶片去静电步骤, 进而提高工艺可靠性和产品良率。

关键词: 刻蚀, 去静电, 等离子体, 残存电荷, 良率

Study and Optimize the Effect of Plasma De-chuck Steps on the Accumulation of Residual Charge on the Wafer

Marine Ma, Yuan Li, Bruce Xu

Chinese Academy of Telecommunication Technology, Beijing 100191

Semiconductor Manufacturing International Corporation, Beijing 100176

Abstract: This paper studied and optimized the plasma-assisted wafer de-chuck process steps after plasma etching. Through simulation and experimental design, the influence of gap, chamber pressure, RF power and the mode for RF power off on the residual charge of the wafer was studied. Firstly, the study did simulation of plasma distribution in the reaction chamber which used software PEGASUS based on Monte Carlo's random number. This simulation gave the distribution of plasma and the relationship between Gap and plasma uniformity was analyzed. Secondly, this research got the experiment combination by DOE and experimental variable parameters were chamber pressure, RF power and Gap. The goal was to obtain an experimental group with minimal residual charge. Finally, the optimization for the different way to turn off RF power used the experimental group with residual charge as the experimental condition. It increased process reliability by monitoring the potential of the wafer as it exits from the adsorption device. This optimization could be used for the process steps of de-chuck and improving process reliability and products' yield.

Keywords: etch, de-chuck, plasma, residual charge, yield

1 引言

1.1 双层大马士革蚀刻工艺介绍

随着半导体制造技术的发展,工艺节点不断缩减,后段铜互连技术已被广泛应用。众所周知,铜互连技术的结构基础是大马士革结构,大马士革结构的刻蚀在后段工艺中占据了重要的位置。图 1 所示为双层大马士革刻蚀流程,其刻蚀方式有很多类型,如先刻蚀通孔再刻蚀沟道、先刻蚀沟道再刻蚀通孔和通孔沟道同时刻蚀等。本文以先刻蚀通孔(VIA)再刻蚀沟道(Trench)的刻蚀方式即 VIA 优先为实验基础^{[1][5]},研究并优化了“VIA 等离子体刻蚀”工艺步骤之后,去静电过程中等离子体辅助晶片去静电的工艺步骤。

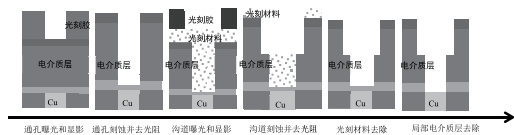


图 1 双层大马士革刻蚀流程 (VIA 优先)

Fig.1 DD process (VIA first)

1.2 残余静电在清洗工艺中造成铜损耗

后段等离子体电介质刻蚀之后的清洗工艺,业界常用的一种做法是使用水溶性多组分有机混合物。2014年,刘焕新、王志华等人深入研究了后段等离子体刻蚀的污染和清洗技术,如图 1 所示,在“局部电介质层去除”步骤之后,通孔与沟道之中残存的硅、碳和铜元素等副产物,可以用清洗工艺中的水溶性多组分有机主体混合物(溶液 A)去除^{[2][4]}。本文在上述基础之上,研究了刻蚀后带有残余电荷的晶片的铜表面在上述溶液 A 中的电解情况。图 2 为铜电解示意图,虚线部分是通孔的区域。如图 2 所示,

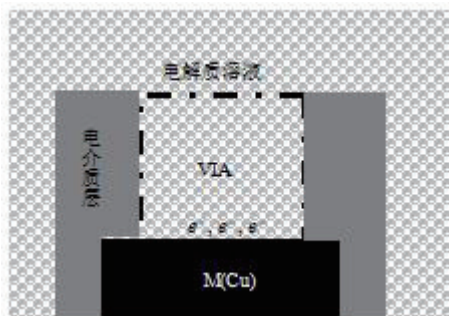
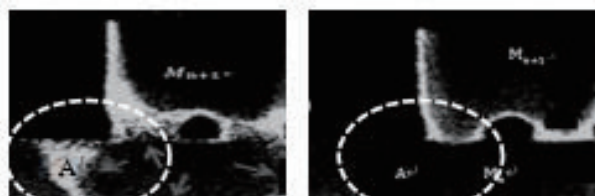


图 2 前层金属 (铜线) 的电解示意图

Fig.2 Electrolytic copper in the front layer

等离子体刻蚀后铜线表面有部分电荷残存,在后续溶液清洗过程后,会观察到严重的铜损耗。

为进一步验证清洗工艺过程造成铜损耗的原因,在之前实验的基础上,采用另一种清洗溶液(溶液 B)(该溶液不易与铜金属发生氧化还原反应,有机物电解液为主体),与上述溶液 A 对比清洗效果。图 3 (a) 和图 (b) 分别是溶液 A 和溶液 B 清洗工艺后,透射电子显微镜 (TEM) 对第 n 层金属 (M_n) 和第 $n+1$ 层金属 (M_{n+1}) 进行元素分析的结果。比较图 (a) 和图 (b),可以发现图 (a) 中 M_n 金属层白色区域 (A' 处) 明显,表明 M_n 金属层稀疏,即有严重的铜损耗,铜连线有断路的情况^[9]。通过大量实验验证,使用溶液 B 清洗后铜金属层未出现大面积元素稀疏的情况,且因铜损耗造成的产品良率降低也未发生,由此可判断,铜损耗的主要原因是晶片表面有残存电荷,而溶液 B 不易与铜金属发生氧化还原反应。但因溶液 B 对硅、碳和铜元素残存物清洗能力较弱,且对金属层两侧电介质层有破坏性的工艺限制(使 K 值升高),所以无实际应用意义。在满足清洗工艺的前提下,本文通过优化刻蚀后去静电过程,来减少残存电荷,增加刻蚀工艺的可靠性。



(a) n 层金属 (M_n)

(b) 正常 n 层金属 (M_n)

电解透射图

透射图

图 3 透射电子显微镜对 M_n 和 M_{n+1} 做元素分析

Fig.3 TEM doing elemental qualitative analysis of M_n and M_{n+1}

2 实验

2.1 实验设计

图 4 是去静电装置示意图,去静电实验过程涉及射频电源、耦合电容器、吸附装置、抽气阀门和等离子体输入装置等。

当射频电源与反应离子刻蚀中晶片相连接时,从统计学上说,电子撞击晶片的概率大于正离子,由于其具有很高的反应特性,电子更易于被晶片表面吸收,造成电荷累

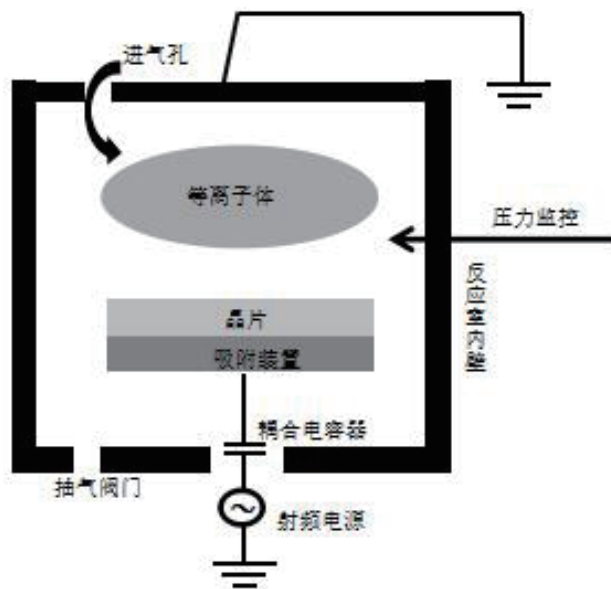


图4 去静电装置示意图

Fig.4 De-chuck's device schematic chamber

积^[12]。因电容耦合电源实验模型应用广泛且方便扩大实验现象，本文采用该实验模型。实验中，先接通电源，在密闭反应室内产生等离子体，通过等离子体转移晶片表面电荷后，再关闭吸附装置，来模拟去静电过程。

本文采用基于蒙特卡罗随机模拟方法的PEGASUS软件来模拟等离子体能量分布来研究Gap值对等离子体能量的分布影响。模拟中具体程式数值设定与刻蚀条件有关(因条件限制无法公开)。在同样大小的射频电源功率下，通过调整粒子输入与碰撞截面的距离即Gap值(0.67~0.87)得到两组实验结果。

随后以模拟结果为基础来选取最佳Gap值范围，考察反应室内压力、射频电源功率、Gap值对等离子体去静电过程的影响。其中表1是利用DOE实验设计得到了7组不同的去静电程式，除了表中三个因素有区别，实验中其他条件均保持一致。压力、射频电源功率和Gap值在表中数值做归一化，基准值分别取三组，实验中晶片静电电荷用静电电荷探测器来测定。

最后考察关闭电源的方式对射频电源电势的影响，三种关闭方式分别是直接关闭电源、不关闭电源和电源功率大小按比例减小到零，实验中其他条件与上述DOE中静电电荷量最少的组合实验条件相同。电源功率大小随时间减小的方式较为特殊，需在设备程式中设定电源功率随时

间减小的函数 $Y=-^2_3X+100$ ，其中X为时间，变化范围0s~150s；Y为电源功率大小，变化范围如表1所示，归一化后为0.15~1.00。

表1 不同的去静电程式组合

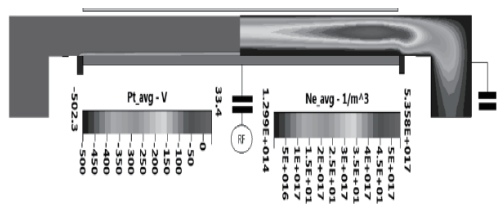
Tab.1 Different combinations of de-chuck's recipes

实验组	反应室内压力 (mTorr)	射频电源功率 (w)	Gap (mm)	实验结果 (晶片上每平方厘米电荷数量)
1	0.15	0.17	0.67	5.60~7.21 (E10)
2	1.00	1.00	0.80	3.62~5.24 (E10)
3	0.15	0.15	0.80	6.06~7.66 (E10)
4	1.00	0.67	0.80	6.87~9.12 (E10)
5	0.15	0.17	0.87	1.63~3.37 (E10)
6	1.00	0.67	0.87	5.59~7.51 (E10)
7	0.60	0.17	0.87	5.86~8.42 (E10)

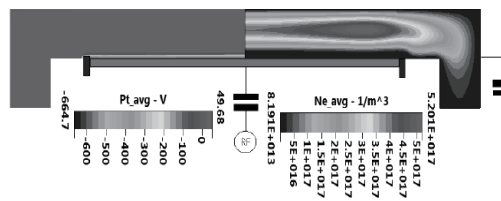
3 实验结果分析

3.1 模拟静电过程中Gap值对等离子体能量的分布影响

图5是在同样大小的射频电源功率下，通过调整粒子输入与碰撞截面的距离即Gap值(0.67~0.87)得到的模拟去静电过程中等离子体能量分布的两组结果。从模拟1的实验结果(图5a)中可以看出，晶片边缘位置的离子能量高于晶片中心区域。与模拟2的实验结果(图5b)对比，当Gap增大时，实验晶片中心区域与晶片边缘位置的离子能



(a) 模拟1实验结果，GAP=0.67



(b) 模拟2实验结果，GAP=0.87

图5 模拟去静电过程中等离子体能量分布

Fig.5 Plasma energy distribution during de-chuck

量相近，即离子能量分布较均匀，等离子体在反应室内的均匀性提高。研究表明晶圆表面等离子体分布不均匀易形成电压差，产生电荷累积，造成电弧放电等严重危害^{[3][8]}，而均匀性较强的等离子体在转移电荷时展现出更优秀的能力，所以后续实验设计以本模拟结果为基础来选取最佳 Gap 值范围。

3.2 分析反应室内压力、射频电源功率对残存电荷的影响

在最佳 Gap 值范围内，考察反应室内压力、射频电源功率、Gap 值对等离子体去静电过程的影响如表 1 所示。实验结果表明：组合 5 残存电荷量最少，该组中射频电源功率偏小为 0.17，这是因为在去静电过程中，等离子体的作用是转移电荷而非轰击，所以无需高能量的等离子体^[6]。而与组合 3 中功率 (0.15) 对比，射频电源功率存在极小值的限制，以便反应室内产生足够的等离子体转移电荷。

反应室的压力会影响等离子体均匀分布，而影响压力的两个主要条件是气体流量和抽气阀门的开度^[10]。这里主要通过调整抽气阀门的开度（程式中流量设为固定值）来控制反应室的压力。从理论上分析，当阀门开度大时，反应室内压力会变小，等离子体对于电荷转移速度会增加。如表 1 中组合 5 与组合 7 实验相比，反应室内压力是 0.15，满足了等离子体快速地转移电荷，而组合 7 在其他条件变化不大的情况下，由于压力较低，相同时间内晶片上残存电荷更多^{[7][11]}。

3.3 针对于射频电源关闭方式的优化

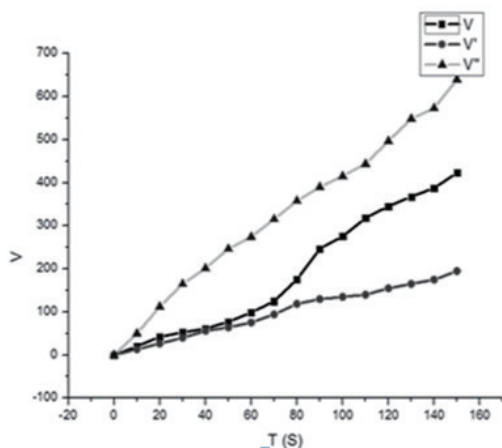
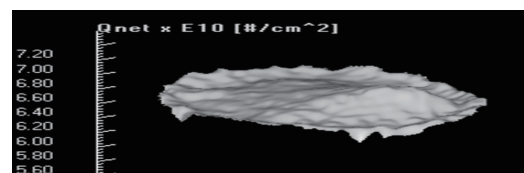


图 6 对于电源关闭的不同处理方式
Fig.6 Different ways to handle power

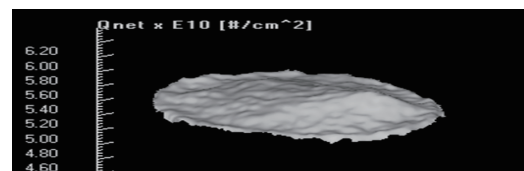
图 6 是三种关闭电源的方式对射频电源电势的影响结果。V 曲线表示不关闭电源，V' 表示电源按比例随时间减小，V'' 表示直接关闭射频电源，纵轴各点电压值做数据归一化。从图 6 中可以看出，当采用射频电源随时间按比例减小到零的处理方式时，晶片总体电势变化幅度较小，去静电过程越稳定。当电源直接关闭和不关闭时，晶片总体电势变化幅度较大，越偏离目标值，阻碍晶片脱离吸附装置。

3.4 验证优化过程对晶片残存电荷的影响

图 7 为 (a) 去静电优化前后的晶片上去静电后静电荷数变化和 (b) 透射电子显微镜对金属层元素的定性分析，图 (a) 优化后实验环境与表 1 中第五组实验条件相同，使用一定数量的晶片，量测所有晶片刻蚀后的静电荷数并取其均值。从图 7(a) 中可以看出，优化后静电荷数明显减少，电荷数从晶片边缘到晶片中心位置均少了 $1.2E10/cm^2$ 。



(a) (优化前) 晶片静电荷数变化趋势图



(b) (优化后) 晶片静电荷变化趋势图

图 7 优化去静电过程对晶片的影响
Fig.7 Optimizing the process of De-chuck

4 总结

通过等离子体能量分布模拟、去静电实验设计和优化射频电源关闭方式，对等离子体辅助去静电过程进行了优化。并依靠对晶片残存电荷的检测和透射电子显微镜对金属层的分析，验证了优化过程的可行性和有效性。本文优化过程应用范围广泛，可用于提高工艺可靠性和产品良率。

下转 160 页