

如何利用平面反激变压器为高压AC/DC转换器实现更高的功效?

Bourns 公司

1 简介

强调提高工业电源效率既有环境又有经济动机。即使是逐步提高效率,也可以节省电力使用,从而降低成本并最大限度地减少热量和应用中的能源浪费。

让电源更加高效的挑战是,今天的设计变得越来越集成,将越来越多的功能封装到越来越小的外形中。这些复杂的、更高密度的应用会创建更大的功率电路(power envelope),从而更难以有效管理。

小于 100W 的 AC/DC 电源通常使用反激式拓扑结构来高效地转换电力,因为它们是所有隔离式拓扑中最简单且成本最低的。平面磁性元件通常是高频应用转换器设计的选择,因为它们提供的螺旋绕组匝数少且电阻极低。在高压应用中使用平面变压器提供了几个优点,包括减少或降低的机械特性。然而,用这种方法需要克服一些技术挑战,包括高电感值的考量和出于安全原因需要的隔离等级。

本文介绍了由 Bourns 设计的平面反激式变压器,以满足高压应用中所需的高效转换。这种定制的平面变压器在输出电压为 5V 的 AC/DC 适配器上进行了测试,并在该测试中提供了 91.05% 的峰值效率。

2 平面变压器优势

与绕线变压器相比,平面变压器具有明显的优势。这种磁芯比传统的 E、EC 或 EP 磁芯具有更宽的表面积,因此使得绕组的匝数更少。更宽的磁芯区域还可以降低铜的直流电阻。

平面变压器 PCB 的刚性结构(标准厚度 1.3mm)不需要塑料载体或骨架。因此,它可以做得比薄膜变压器更薄和更小外形。PCB 制造所带来的另一个好处是可重复性,它确保了变压器规格的更高公差,例如电感、电阻和匝数比。

当然,平面变压器也有缺点。典型的 PCB 基板,如 FR4,被视为无法满足高压应用中的绝缘安全要求。差分浪涌也可能从通孔跳到磁芯,而导致器件损坏。而且,

在设计阶段实施多层可能会有问题,并且价格昂贵,尤其是如果需要厚铜镀层的话。

3 绕线结构

Bourns 针对 USB 电力传输系统等应用设计了定制化的平面反激变压器,它可以提供高达 100W (20V, 5A) 的电源,同时连续导通模式的建议功率大于 10W。这是为了避免产生可能导致高开关损耗和磁芯过热的峰值电流。使用 Bourns 平面变压器解决方案时,造成损耗的主要因素将来自铜而不是磁芯。选择 530 μ H 的最佳原边电感值可将峰值电流保持在 2.3A 以下,以免外部 650V MOSFET 过应力。基于饱和电流、电感值和磁芯面积(EC26),计算得出的原边绕组匝数为 30。

该设计采用 12 层绕组,以及使用了 2 盎司铜和 FR4 材料生产的主绕组和副绕组,和两个相同的基板(如图 1 所示)。该平面变压器 PCB 形成了一个包围副边绕组(由三重绝缘线制成)的分裂原边绕组。

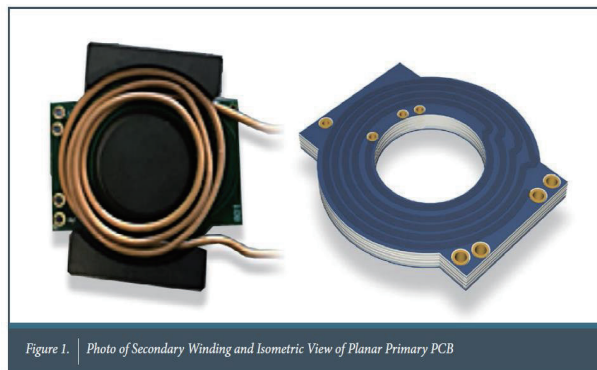


图 1 平面主 PCB 的副边绕组和等轴测视图

副边三层绝缘线提供了原边级绕组和副边绕组之间的加强绝缘。由于该设计仅使用四匝绕线,因此如图 1 所示,它围绕着磁芯的螺旋形状,并处于两个 PCB 之间。

4 磁芯损耗

如图 2 所示，磁芯边缘的磁通密度最高。磁通量必须穿过磁芯的侧壁以完成其路径。因此，侧面的磁通密度会增加。然而，中央腿的磁通密度远低于饱和度。

5 漏电感

漏感是反激式转换器中能量浪费的源头，所以需要保持最小值以提高整体效率。该泄漏的电感值取决于原边绕组和副边绕组之间的磁场。根据安培定律，穿过绕组区域的安培匝数与任一绕组中的安培匝数相同。在 Bourns® 平面变压器中，绕组宽度保持在最大值以降低该区域的场强 (H)。

$$H = \frac{IN}{Wb}$$

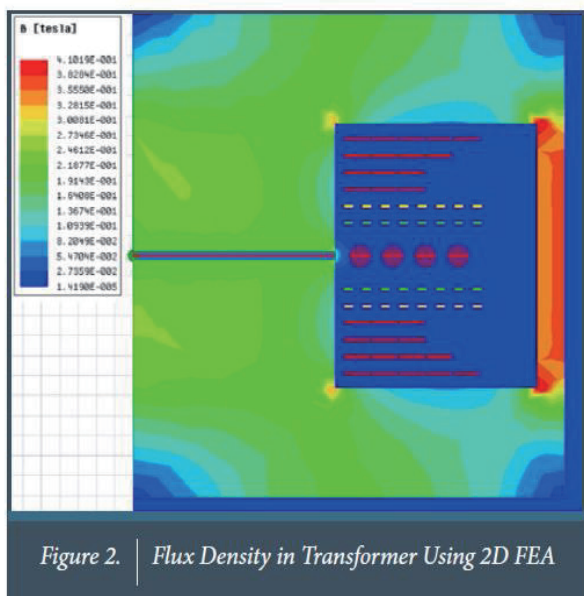


图 2 使用 2D FEA 的变压器磁通密度

绕组区域的磁导率等于空气的磁导率 ($4\pi \cdot 10^{-7}$)，因此该区域的磁通密度如下：

$$B = \mu H$$

因此该绕组间区域的能量密度是：

$$\frac{\text{Energy}}{\text{Volume}} = \frac{BH}{2}$$

能量是以能量密度乘以绕组间体积来计算的，但它也

可以表示为：

$$\text{Energy} = \frac{1}{2} LI^2$$

因此，这个区域的电感值估算如下：

$$L = 2 \frac{\text{Energy}}{I^2}$$

在 Bourns 变压器设计中，绕组间区域的体积尽可能小以减少泄漏。增加绕组宽度 (Wb) 也可以减小漏感。

如果可能的话，可以通过交叉层来增加有效的绕组宽度，而在这个变压器中已经做到了。对于这个特定的设计，副边有四匝，并且使用单层绝缘线来实现。这消除了原边绕组和副边绕组之间的爬电距离和间隙距离。副边与原边交错，这实际上使原边绕组的宽度加倍，因此使漏感值减半。

如果副边绕组做到 PCB 材料中，则可以更好地控制绕组间体积。而在副边使用绝缘线可消除原边和副边绕组之间的漏感和间隙距离。这在高压应用中尤为重要。此外，绕组间电容随着它们的距离减小反而会受到不利影响。这是高压应用的一个严重问题，因为它会加剧交流电源线噪声与电源输出的耦合。

Bourns® 平面反激变压器上的漏电感通过短接副边线并测量原边电感来记录。在该测试中，在 130kHz 条件下漏感被记录为 14μH。

6 AC 损耗

在反激变压器中，由于这些绕组是异相的，所以交流电阻在交错原边绕组和副边绕组时不会受益。如果它们处于同相位，则磁强将在每个边界处降至零，这使得交错结构中交流电阻可以保持很低。副边的交流电阻可通过在开关频率下将铜保持在小于趋肤深度来控制。在这种情况下，趋肤深度为 0.2 毫米，而铜的厚度为 0.07 毫米。

在最大负载情况下，副边交流电流为 7.3A，因为副边的电流是脉动性的。由于导线的厚度 (直径 0.8 毫米)，这将导致副边产生 1.5W 的铜损。

有限元分析 (FEA) 表明，由于高环流交流电流和边缘效应引起的涡电流，最接近间隙的导体会出现热点，如图 3 所示。

Bourns 发现，为了减少高频率下的铜损，必须用螺旋形绕组代替绝缘副边线。由于 FR4 在此应用中被认为是

不安全的，因此必须将聚酯薄膜或聚酰亚胺胶带等阻挡层粘合到 PCB 基板上。

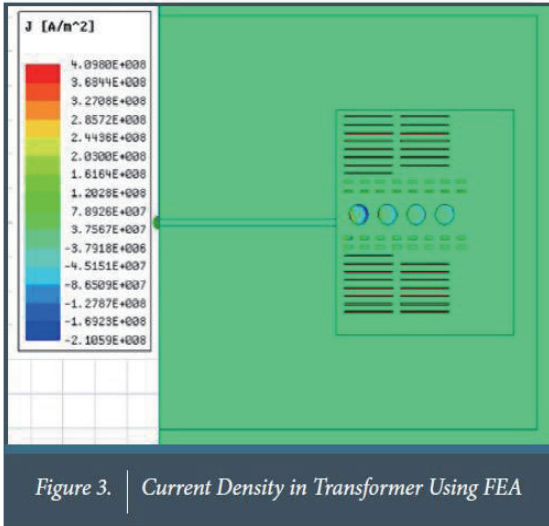


Figure 3. Current Density in Transformer Using FEA

图 3 使用 FEA 的变压器中的电流密度

7 满足国际安全标准

Bourns 的设计遵循 IEC 61558 国际安全标准。IEC 61558 根据以下内容规定了原边绕组和副边绕组之间的爬电距离和间隙：

- A. 工作电压
- B. 绝缘等级（功能型、基本型、强化型）
- C. 污染程度
- D. 材料组

该设计符合 IEC 61558，具有以下特性：

- A. 次级绕组由 UL 列出的三重绝缘线制成。根据该标准，原边、副边和辅助之间不需要额外的爬电距离或间隙。
- B. 副边绕组是跨线的。工作电压为 300V 时，副边导电引脚与导电磁芯之间所需的爬电距离和间隙为 5.5mm。绝缘的副边导线至少与磁芯保持 5.5mm 的距离。

IEC 61558 还规定了原边绕组和副边绕组之间的介质隔离（也称为 Hi POT），该设计也遵循这一要求。

8 AC/DC 适配器应用示例

Bourns® 平面反激式变压器在图 4 所示的 AC/DC 适配器上进行了测试。该设计是基于具有谷值切换和同步整流的非连续导通模式（DCM）反激式转换器拓扑结构。谷值切换和同步整流分别降低外部 MOSFET 和整流器中的功率损耗。在 DCM 模式下工作意味着在每个开关周期的一段时间内，变压器的安匝数将为零。

变压器的工作模式由 MOSFET 漏极两端的电压表示。

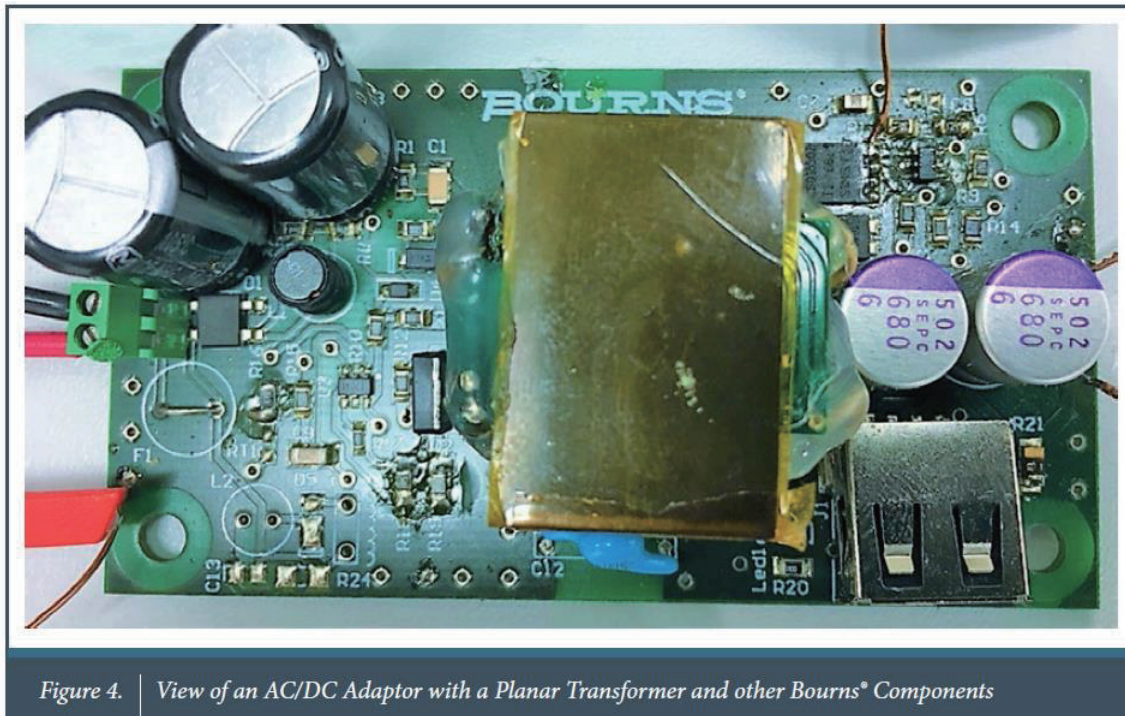


Figure 4. View of an AC/DC Adaptor with a Planar Transformer and other Bourns® Components

图 4 带有平面变压器和其他 Bourns 组件的 AC/DC 适配器的视图

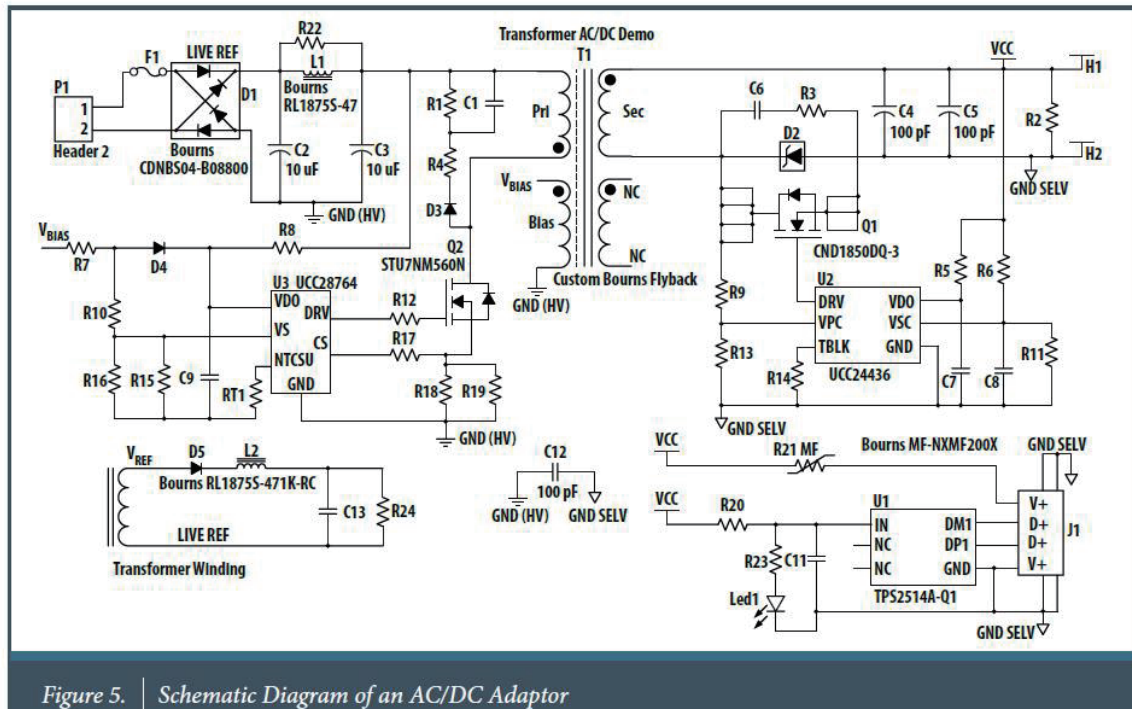


Figure 5. Schematic Diagram of an AC/DC Adaptor

图 5 AC/DC 适配器的示意图

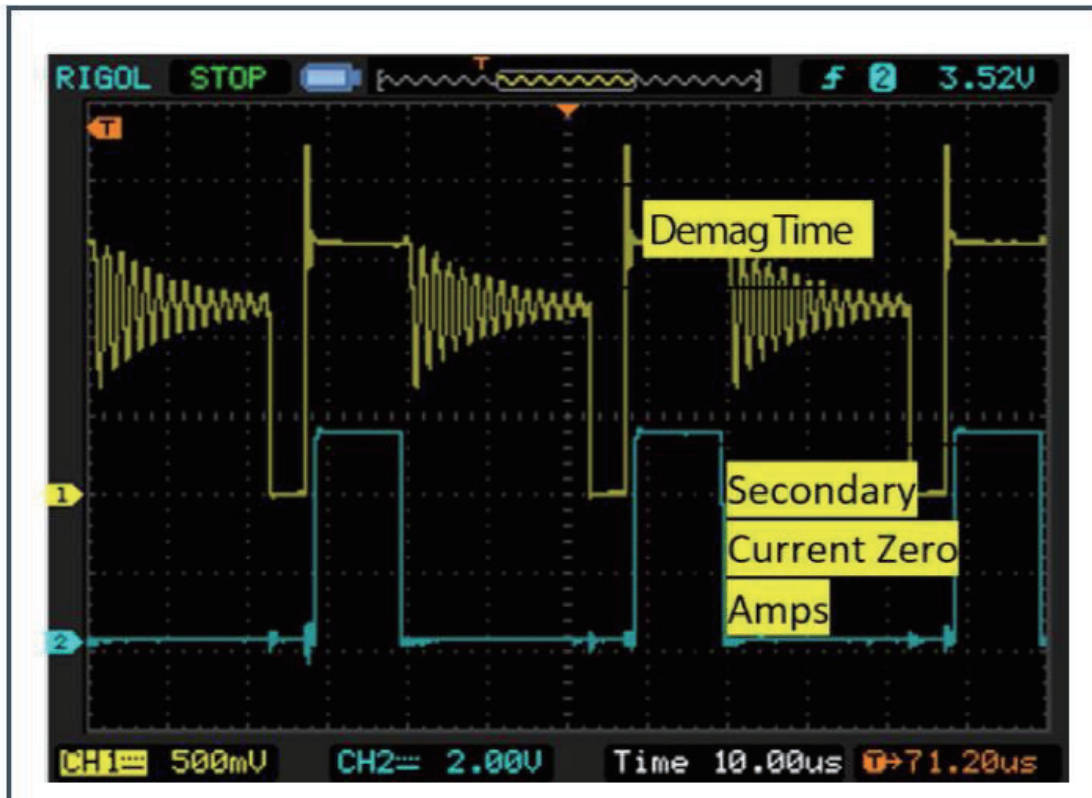


Figure 6. Drain Voltage and Secondary Rectifier Activation Waveforms

图 6 漏极电压和副边整流器激活波形

图 6 显示了 Bourns® AC/DC 适配器的漏极电压和副边脉宽调制 (PWM) 波形。漏极两端的电压由基极上的体 (bulk) 电压加上副边的反射输出电压组成。但是，一旦副边电流达到零，绕组中不再有安培匝数，这意味着互感量会坍塌。这导致出现了围绕体 (bulk) 输入电压的振荡周期。控制器 IC 通过辅助电压检测到这一点，并关闭同步整流器 (图 6 中的蓝线) 以节省能量。如果负载增加，这个谐振周期会减小，直到它消失，并且转换器进入连续导通模式。

9 提高电源效率

在本例中，电源以 115V 交流输入和 5V 输出运行。Bourns 测量了不同输出功率下的效率，如图 7 所示。

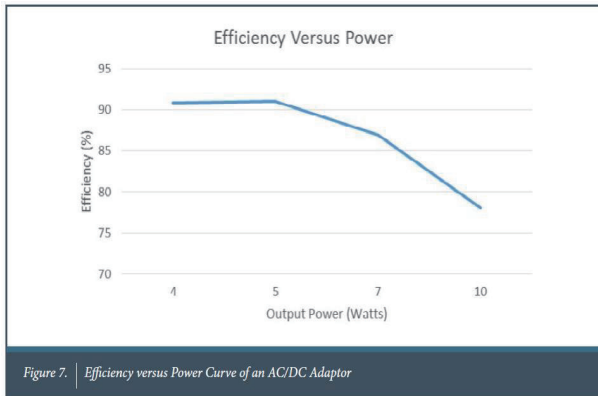


图 7 AC/DC 适配器的效率与功率曲线

图 8 所示的热图捕捉到效率低于 10W 的地方，其中外部 MOSFET、电感器和变压器的副边绕组处于其最热状态。

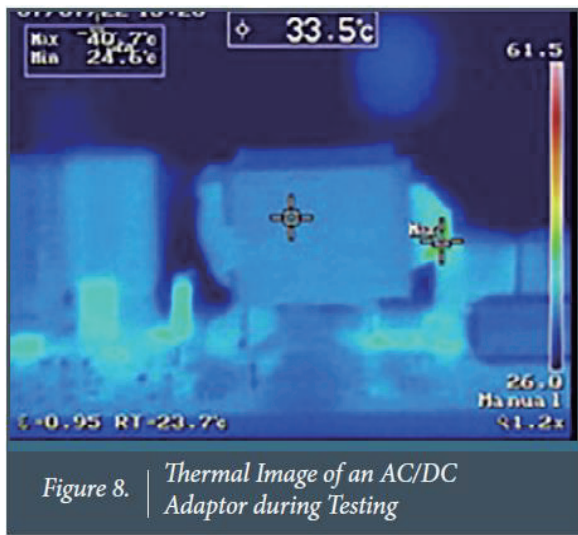


图 8 测试期间 AC/DC 适配器的热图像

最大的损耗来自缓冲二极管。图 9 中的图像显示它是达到 51.3°C 的最热组件。优化缓冲电阻值并降低变压器中的漏感将有助于改善该区域的功率损耗。

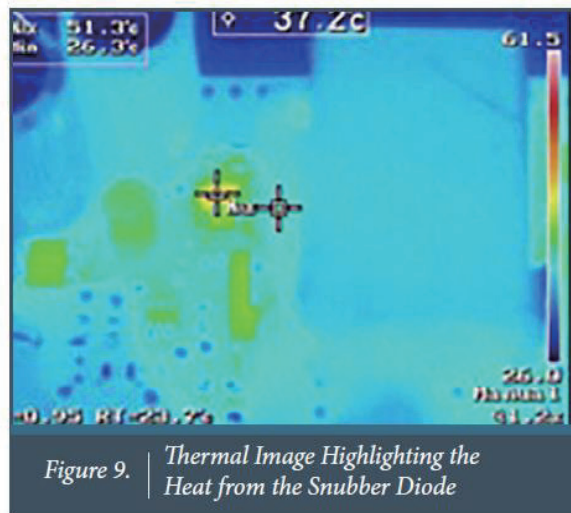


图 9 热图像显示了缓冲二极管的热量情况



图 10 测试台显示了输入和输出功率情况 (效率为 91.05%)

10 总结

本文中采用 Bourns® 平面反激变压器设计已经说明，平面磁性元件可以成为高频率、大电流应用 (包括 AC/DC 适配器等高压应用) 的最佳转换解决方案。在高质量制造方面，与 PCB 结构相结合，该平面变压器例子提供了一个紧凑、低高度的设计优势。

Bourns 开发了这种具有加强绝缘的平面变压器，这种变压器是通过将原边线路分成两个 PCB，并使用三重绝缘线夹住四匝副边线圈，从而为原边和副边之间提供必要的屏障。由于变压器的漏电感是电源中浪费的能源的来源，

因此 Bourns 将主电源分开, 导致泄漏减少 50%。在 Bourns 进行的测试中, 采用这种结构并在采用 5 V 输出的 DCM 模式下在交流 / 直流反激测试中提供了 91.05% 的峰值效率。

如果使用嵌入在 PCB 中的平面线圈, 则在副边线圈中循环的 AC 电流所产生的损耗, 也可以得到减轻。通过控制原边 PCB 和副边 PCB 之间的距离, 还可以实现漏感减少。通过专注于减少漏感, 可以实现进一步的变压器设

计改进。

Bourns 在为客户提供定制变压器设计方面具有丰富的经验, 可用于开关模式电源中的任何拓扑结构。公司广泛使用 2D 有限元分析功能, 可在设计阶段实现最佳的磁性和热性能。Bourns 先进的实验室使其团队能够根据客户的规格快速组装原型并进行测试 (高 POT、气候、EMI、阻抗)。布局和测试应用板功能也可用于支持客户, 而且 Bourns 的生产设施已通过 TS16949 认证。

上接153页

- Conference, 2008. PESC 2008. IEEE, pp. 269-272, 15-19 June 2008.
- [2] J. Lu, F. P. Dawson and S. Yamada, "Application and Analysis of Adjustable Profile High Frequency Switch Mode Transformer Having a U-Shaped Winding Structure," IEEE Trans. on Magnetics, Vol. 34, No. 4, pp. 1345-1347, July. 1998.
- [3] Z. Yanjun, X. Dehong, M. Kazuaki and S. Kiyooki, "1MHz-1kW LLC Resonant Converter with Integrated Magnetics," Applied Power Electronics Conference, pp. 955-961, March 2007.
- [4] C. Hangseok, "Analysis and Design of LLC Resonant Converter with Integrated Transformer," Applied Power Electronics Conference, vol., no., pp. 1630-1635, March 2007.
- [5] B. Yang, R. Chen and F.C. Lee, "Integrated magnetic for LLC resonant converter," Applied Power Electronics Conference and Exposition, 2002, vol.1, pp. 346-351, 2002
- [6] R. Chen, J. T. Stridom and J. D. van Wyk, "Design of planar integrated passive module for zero-voltage switched asymmetrical half bridge PWM converter," Industry Applications Conference, 2001, vol.4, pp. 2232-2237, Oct. 2001
- [7] W. G. Hurley and D. J. Wilcox, "Calculation of Leakage Inductance in Transformer Windings", IEEE Trans. on Power Electronics, vol. 9, no. 1, pp. 121-126, Jan. 1994.
- [8] N. Mohan, T. M. Undeland, and W. P. Robbins, Power Electronics: Converters, Applications, and Design, vol. 1, John Wiley & Sons, New York, NY, USA, 2003.
- [9] S. R. Thondapu, M. B. Borage, Y. D. Wanmode and P. Shrivastava, "Improved Expression for Estimation of Leakage Inductance in E Core Transformer Using Energy Method", Advances in Power Electronics, vol. 2012, Article ID 635715, 2012.